



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2000308365 A**(43) Date of publication of application: **02.11.00**

(51) Int. Cl. **H02M 7/537**
H02M 3/155
H02M 7/48
H02M 7/538
H05B 41/24

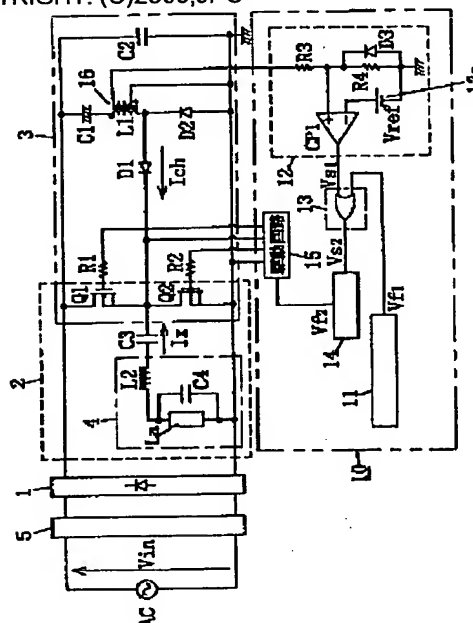
(21) Application number: **11108615**(22) Date of filing: **15.04.99**(71) Applicant: **MATSUSHITA ELECTRIC WORKS LTD**(72) Inventor: **KAMIYA TOSHIYA****(54) POWER SUPPLY APPARATUS****(57) Abstract:**

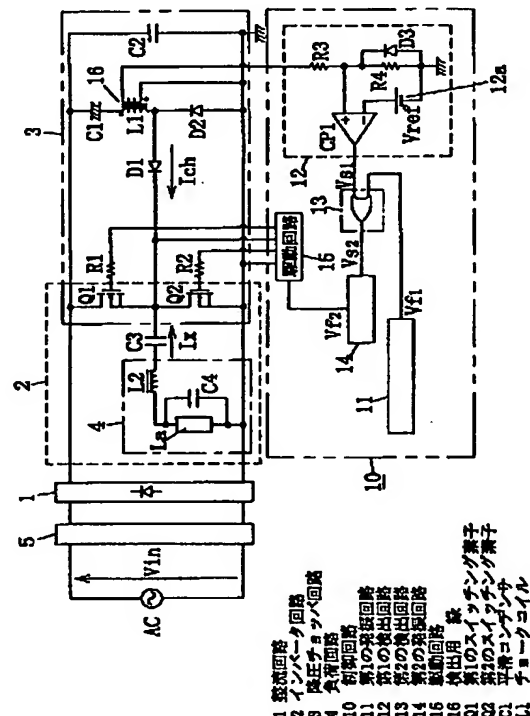
PROBLEM TO BE SOLVED: To obtain a power supply apparatus which is constituted at low costs and which prevents a short-circuit current from flowing into a first switching element and a second switching element.

SOLUTION: A first switching element Q1 and a second switching element Q2 are used both in an inverter circuit 2 and a step-down chopper circuit 3. A regenerative current is detected by a first detecting circuit 12, using an electromotive force which is generated in a winding 16 for detection. The logical sum of the output of the first detection circuit 12 and the output of a first oscillation circuit 11 is found in a second detection circuit 13. A second oscillation circuit 14 outputs a square-wave pulse signal by making use of the output of the second detection circuit 13 as a trigger signal. Then, when the regenerative current flows, the output of the first detection circuit 12 is fixed at H-level, and no pulse signal is output from the second oscillation circuit 14. Thereby, while the regenerative current is flowing, an on-signal is not given to second switching element Q2, and a

short-circuit current is prevented from flowing to the first and second switching elements Q1, Q2.

COPYRIGHT: (C)2000,JPO





【特許請求の範囲】

【請求項 1】 交流電源を整流する整流回路と、整流回路の出力端間に並列接続される第 1 及び第 2 のスイッチング素子の直列回路を有し、第 1 及び第 2 のスイッチング素子が交互にオンオフされて高周波電圧を出力するインバータ回路と、第 1 又は第 2 のスイッチング素子と並列的に接続されてインバータ回路から高周波電圧が供給される負荷回路と、交流電源から第 1 又は第 2 のスイッチング素子並びにチョークコイルを介して充電される平滑コンデンサを有し、整流回路の脈流出力電圧を部分平滑してインバータ回路に供給する降圧チョップ回路と、第 1 及び第 2 のスイッチング素子のオンオフ制御を行う制御回路とを備え、制御回路は、降圧チョップ回路に回生電流が流れているか否かを検出する回生電流検出手段を具備し、平滑コンデンサの充電電流が流れる第 1 又は第 2 のスイッチング素子の何れか一方に対して、少なくとも回生電流検出手段により回生電流が流れていることが検出されている期間にはオンさせるための信号を供給しないことを特徴とする電源装置。

【請求項 2】 インバータ回路は、第 1 及び第 2 のスイッチング素子の接続点から直流カット用のコンデンサを介して共振回路を有する負荷回路と、コンデンサ及びダイオードの並列回路とが第 1 又は第 2 のスイッチング素子の両端間に接続されて成ることを特徴とする請求項 1 記載の電源装置。

【請求項 3】 交流電源を整流する整流回路と、整流回路の出力端間に並列接続される第 1 及び第 2 のスイッチング素子の直列回路を有し、第 1 及び第 2 のスイッチング素子が交互にオンオフされて高周波電圧を出力するインバータ回路と、第 1 又は第 2 のスイッチング素子と並列的に接続されてインバータ回路から高周波電圧が供給される負荷回路と、交流電源から第 1 又は第 2 のスイッチング素子並びにチョークコイルを介して充電される平滑コンデンサを有し、整流回路の脈流出力電圧を部分平滑してインバータ回路に供給する降圧チョップ回路と、第 1 及び第 2 のスイッチング素子のオンオフ制御を行う制御回路とを備え、制御回路は、降圧チョップ回路の回生電流が流れる第 1 又は第 2 のスイッチング素子の何れか一方に流れる電流を検出する電流検出手段を具備し、平滑コンデンサの充電電流が流れる第 1 又は第 2 のスイッチング素子の何れか一方に対して、少なくとも電流検出手段により第 1 又は第 2 のスイッチング素子に回生電流が流れていることが検出されている期間にはオンさせるための信号を供給しないことを特徴とする電源装置。

【請求項 4】 インバータ回路は、第 1 及び第 2 のスイッチング素子の接続点から直流カット用のコンデンサを介して共振回路を有する負荷回路と、コンデンサ及びダイオードの並列回路とが第 1 又は第 2 のスイッチング素子の両端間に接続されて成ることを特徴とする請求項 3 記載の電源装置。

【請求項 5】 制御回路は、第 1 及び第 2 のスイッチング素子のオンオフ周波数を決定するための周期的な信号を出力する第 1 の発振回路と、回生電流検出手段の検出結果に応じた信号を出力する第 1 の検出回路と、第 1 の発振回路の出力信号と第 1 の検出回路の出力信号に基づいたトリガ信号を出力する第 2 の検出回路と、第 2 の検出回路から出力されるトリガ信号に応じて平滑コンデンサの充電電流が流れる第 1 又は第 2 のスイッチング素子の何れか一方をオンするための信号を出力する第 2 の発振回路と、第 2 の発振回路の出力信号に基づいて第 1 及び第 2 のスイッチング素子をオンオフ駆動する駆動回路とを具備することを特徴とする請求項 1～4 の何れかに記載の電源装置。

【請求項 6】 制御回路は、第 1 及び第 2 のスイッチング素子のオンオフ周波数を決定するための周期的な信号を出力する第 3 の発振回路と、第 3 の発振回路から出力される信号に応じて平滑コンデンサの充電電流が流れる第 1 又は第 2 のスイッチング素子の何れか一方をオンするための信号を出力する第 4 の発振回路と、電流検出手段により第 1 又は第 2 のスイッチング素子に回生電流が流れていることが検出されている期間に第 4 の発振回路の出力信号を強制的に無効とする第 3 の検出回路と、第 4 の発振回路の出力信号に基づいて第 1 及び第 2 のスイッチング素子をオンオフ駆動する駆動回路とを具備することを特徴とする請求項 1～4 の何れかに記載の電源装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、降圧チョップ回路と直列型のインバータ回路とでスイッチング素子を兼用した電源装置に関するものである。

【0002】

【従来の技術】 図 15 は降圧チョップ回路と直列型のインバータ回路とでスイッチング素子を兼用した電源装置の従来例を示しており、フィルタ回路 5 を介して交流電源 AC に接続され交流電源 AC の電源電圧（入力電圧） V_{in} を全波整流する整流回路 1 と、電解効果トランジスタから成り整流回路 1 の出力端間に接続された第 1 及び第 2 のスイッチング素子 Q1、Q2 の直列回路と、第 1 及び第 2 のスイッチング素子 Q1、Q2 の直列回路の両端に接続されたコンデンサ C2 と、第 2 のスイッチング素子 Q2 の両端に直列接続された第 1 及び第 2 のダイオード D1、D2 と、第 1 のダイオード D1 を介して第 1 のスイッチング素子 Q1 の両端に直列接続されたチョークコイル L1 及び平滑コンデンサ C1 と、第 2 のスイッチング素子 Q2 の両端にカップリングコンデンサ C3 及びインダクタンス L2 を介して接続された負荷である放電灯 La 及びインダクタンス L2 と共振回路を構成するコンデンサ C4 から成る負荷回路 4 と、第 1 及び第 2 のスイッチング素子 Q1、Q2 を交互にオンオフさせる駆

動信号を出力する発振回路6とを備え、放電灯Laに交流の高周波電力を供給するものである。また、第1及び第2のスイッチング素子Q1、Q2は、コンデンサC3やインダクタンスL2等とともにハーフブリッジ式のインバータ回路2を構成し、且つチョークコイルL1、平滑コンデンサC1、コンデンサC2並びに第1及び第2のダイオードD1、D2とともに降圧チョップ回路3を構成している。而して、降圧チョップ回路3は、第2のスイッチング素子Q2のオン時に、交流電源AC→フィルタ回路5→整流回路1→平滑コンデンサC1→チョークコイルL1→第1のダイオードD1→第2のスイッチング素子Q2→整流回路1→フィルタ回路5→交流電源ACの経路で電流を供給することにより、平滑コンデンサC1に所定値の充電電圧（交流電源ACのピーク値より低い直流電圧）を発生させ、整流回路1の出力電圧が平滑コンデンサC1の充電電圧より低下すると、平滑コンデンサC1の充電電圧が上記ハーフブリッジ式のインバータ回路2の電源となる。

【0003】しかし上記従来例においては、以下に示す様な問題が生じる。

【0004】電源投入時に平滑コンデンサC1に電荷が蓄積されていない状態では、第2のスイッチング素子Q2がオンすると同時に、上述の様に、交流電源AC→フィルタ回路5→整流回路1→平滑コンデンサC1→チョークコイルL1→第1のダイオードD1→第2のスイッチング素子Q2→整流回路1→フィルタ回路5→交流電源ACの経路で平滑コンデンサC1に充電電流が流れ始める。そして、第2のスイッチング素子Q2がオンした時に流れる平滑コンデンサC1の充電電流によりチョークコイルL1にはエネルギーが蓄積され、第2のスイッチング素子Q2がオフするとチョークコイルL1に蓄積されたエネルギーは、チョークコイルL1→第1のダイオードD1→第1のスイッチング素子Q1の寄生ダイオード（図示せず）→平滑コンデンサC1→チョークコイルL1の経路で放出されて回生電流が流れる。ところが電源投入初期においては、平滑コンデンサC1に電荷がほとんど蓄積されていないので、第2のスイッチング素子Q2のターンオフ時にチョークコイルL1を流れている電流値が大きくなり、且つ平滑コンデンサC1の充電電圧も低くなる。そのために、チョークコイルL1と平滑コンデンサC1とによる振動周期が非常に長くなり、つまり、チョークコイルL1→第1のダイオードD1→第1のスイッチング素子Q1の寄生ダイオード→平滑コンデンサC1→チョークコイルL1の経路によるチョークコイルL1のエネルギーの放出時間が非常に長くなり、従って、第2のスイッチング素子Q2が次にターンオンした際に、まだ第1のスイッチング素子Q1の寄生ダイオードに回生電流が流れていることになる。よって、第1のスイッチング素子Q1の寄生ダイオードの逆回復時間の間、図16(f)及び(g)のAとBとの部分に示す

様に、第1のスイッチング素子Q1と第2のスイッチング素子Q2とに瞬間的に過大な短絡電流が流れてしまう。

【0005】上記問題を解決するものとして、本出願人は図17に示すような回路構成の電源装置を提案している。

【0006】図15に示した従来例（以下、「従来例1」と呼ぶ）と異なる点は、第2のスイッチング素子Q2に並列接続された抵抗Rs及びスイッチング素子Qsの直列回路から成る平滑コンデンサC1の充電回路と、コンデンサ2の両端電圧を検出する検出回路7と、検出回路7の検出結果に応じてスイッチング素子Qsのオンオフと発振回路6の動作制御を行う起動回路8とを備えたことにあり、その他の従来例1と同一の構成には同一の符号を付すことにより説明を省略する。

【0007】次に動作を簡単に説明する。電源投入時は、検出回路7の検出値が所定値よりも低いことから起動回路8はスイッチング素子Qsをオンするとともに発振回路6を停止させて第1及び第2のスイッチング素子Q1、Q2をオフさせる、つまりインバータ回路2の動作を停止させる。そして、インバータ回路2の動作停止期間中に抵抗Rs及びスイッチング素子Qsを介して平滑コンデンサC1に充電電荷を蓄積させる。そして、平滑コンデンサC1の充電電荷が所定レベルに達して検出回路7の検出値が所定値を越えると、起動回路8がスイッチング素子Qsをオフするとともに、発振回路6を動作させてインバータ回路2の発振（第1及び第2のスイッチング素子Q1、Q2のオンオフ）を開始させる。

【0008】この様に構成することにより、インバータ回路2の発振開始時には平滑コンデンサC1に十分な電荷が充電されているため、チョークコイルL1と平滑コンデンサC1とによる振動周期が短くなり、従来例1で述べた様な第1及び第2のスイッチング素子Q1、Q2等への過大な電流ストレスの発生を防止することができる。また、インバータ回路2の発振開始後は起動回路8によりスイッチング素子Qsをオフするので、抵抗Rsでの不要な電力消費も生じることはない。

【0009】ところで、電源投入後、第1及び第2のスイッチング素子Q1、Q2が安定動作している際に、交流電源ACの電源電圧Vinが瞬間的に低下して再び復帰することが発生、つまり瞬時的な停電あるいは降電圧（以下、「瞬時変動」という）が発生しても、起動回路8及び発振回路6の動作用電源は十分に確保されているため、スイッチング素子Qsはオフ状態を継続し、且つ第1及び第2のスイッチング素子Q1、Q2は発振動作を継続していることから、瞬時的な停電あるいは降電圧が発生している間、平滑コンデンサC1の電荷が放電されることになる。仮に検出回路7を備えていなければ、この状態で電源が復帰すると、平滑コンデンサC1の電圧が低下しており、且つ電源電圧Vinの急峻な変化に対

しては充電回路の動作が追従できないので、上記従来例 1 で述べたのと同様に、第 1 及び第 2 のスイッチング素子 Q 1、Q 2 に瞬間的に過大な短絡電流が流れてしまう。しかしながら、本従来例（以下、「従来例 2」と呼ぶ）では検出回路 7 により上記瞬時変動を検出した場合、すなわち検出回路 7 の検出値が所定値を下回った場合に起動回路 8 によってスイッチング素子 Q s をオンして充電回路を動作させるとともに発振回路 6 を停止させているので、上述のように第 1 及び第 2 のスイッチング素子 Q 1、Q 2 に瞬間的に過大な短絡電流が流れるのを防ぐことができる。

【0010】

【発明が解決しようとする課題】しかしながら、上記従来例 2 には以下のような問題がある。

【0011】まず、電源投入後からインバータ回路 2 の発振開始までに充電回路によって平滑コンデンサ C 1 を充電するため、放電灯 L a が点灯するまでに比較的長い時間を要する、つまり電源投入から放電灯 L a の点灯までにタイムラグが生じるという問題があった。また、定常時には起動回路 8 によりスイッチング素子 Q s がオフされているものの、降圧チョップ回路 3 から供給されてインバータ回路 2 の電源電圧となる直流電圧がスイッチング素子 Q s の両端にも印加されるため、スイッチング素子 Q s として高耐圧素子を用いる必要があり、コストアップになるという問題があった。

【0012】さらに瞬時変動の度合いが比較的に小さいために検出回路 7 で電圧の変動が検出できない場合には、起動回路 8 が動作せずにインバータ回路 2 が発振を継続することとなり、上述のような起動回路 8 を備えていない場合と同様に、平滑コンデンサ C 1 の電荷が放電された状態で電源が復帰すると、平滑コンデンサ C 1 の電圧が低下しており且つ電源電圧 V in の急峻な変化に対しては充電回路の動作が追従できずに第 1 及び第 2 のスイッチング素子 Q 1、Q 2 に瞬間的に過大な短絡電流が流れてしまい、これら第 1 及び第 2 のスイッチング素子 Q 1、Q 2 に過大なストレスを与えてしまうという問題があった。

【0013】本発明は上記問題に鑑みて為されたものであり、その目的とするところは、安価な構成で第 1 及び第 2 のスイッチング素子に短絡電流が流れることが防止できる電源装置を提供することにある。

【0014】

【課題を解決するための手段】請求項 1 の発明は、上記目的を達成するために、交流電源を整流する整流回路と、整流回路の出力端間に並列接続される第 1 及び第 2 のスイッチング素子の直列回路を有し、第 1 及び第 2 のスイッチング素子が交互にオンオフされて高周波電圧を出力するインバータ回路と、第 1 又は第 2 のスイッチング素子と並列的に接続されてインバータ回路から高周波電圧が供給される負荷回路と、交流電源から第 1 又は第

2 のスイッチング素子並びにチョークコイルを介して充電される平滑コンデンサを有し、整流回路の脈流出力電圧を部分平滑してインバータ回路に供給する降圧チョップ回路と、第 1 及び第 2 のスイッチング素子のオンオフ制御を行う制御回路とを備え、制御回路は、降圧チョップ回路に回生電流が流れているか否かを検出する回生電流検出手段を具備し、平滑コンデンサの充電電流が流れる第 1 又は第 2 のスイッチング素子の何れか一方に対して、少なくとも回生電流検出手段により回生電流が流れていることが検出されている期間にはオンさせるための信号を供給しないことを特徴とし、瞬時的な停電あるいは降電圧のような交流電源の瞬時変動に起因して平滑コンデンサの電圧が低下したときに、少なくとも降圧チョップ回路に回生電流が流れている間は充電電流の流れる第 1 又は第 2 のスイッチング素子がオンしないため、第 1 及び第 2 のスイッチング素子に短絡電流が流れることを防止できる。しかも、第 1 及び第 2 のスイッチング素子に高耐圧のものを使用する必要がなく安価な構成で実現できる。また、従来例のような充電回路が不要であるから、交流電源の電源投入後、即時にインバータ回路の動作を開始させることができる。

【0015】請求項 2 の発明は、請求項 1 の発明において、インバータ回路が、第 1 及び第 2 のスイッチング素子の接続点から直流カット用のコンデンサを介して共振回路を有する負荷回路と、コンデンサ及びダイオードの並列回路とが第 1 又は第 2 のスイッチング素子の両端間に接続されて成ることを特徴とし、請求項 1 の発明と同様の作用を奏する。

【0016】請求項 3 の発明は、上記目的を達成するために、交流電源を整流する整流回路と、整流回路の出力端間に並列接続される第 1 及び第 2 のスイッチング素子の直列回路を有し、第 1 及び第 2 のスイッチング素子が交互にオンオフされて高周波電圧を出力するインバータ回路と、第 1 又は第 2 のスイッチング素子と並列的に接続されてインバータ回路から高周波電圧が供給される負荷回路と、交流電源から第 1 又は第 2 のスイッチング素子並びにチョークコイルを介して充電される平滑コンデンサを有し、整流回路の脈流出力電圧を部分平滑してインバータ回路に供給する降圧チョップ回路と、第 1 及び第 2 のスイッチング素子のオンオフ制御を行う制御回路とを備え、制御回路は、降圧チョップ回路の回生電流が流れる第 1 又は第 2 のスイッチング素子の何れか一方に流れる電流を検出する電流検出手段を具備し、平滑コンデンサの充電電流が流れる第 1 又は第 2 のスイッチング素子の何れか一方に対して、少なくとも電流検出手段により第 1 又は第 2 のスイッチング素子に回生電流が流れていることが検出されている期間にはオンさせるための信号を供給しないことを特徴とし、瞬時的な停電あるいは降電圧のような交流電源の瞬時変動に起因して平滑コンデンサの電圧が低下したときに、少なくとも第 1 又は

第2のスイッチング素子に再生電流が流れている間は充電電流の流れる第1又は第2のスイッチング素子がオンしないため、第1及び第2のスイッチング素子に短絡電流が流れることを防止できる。しかも、第1及び第2のスイッチング素子に高耐圧のものを使用する必要がなく安価な構成で実現できる。また、従来例のような充電回路が不要であるから、交流電源の電源投入後、即時にインバータ回路の動作を開始させることができる。

【0017】請求項4の発明は、請求項3の発明において、インバータ回路が、第1及び第2のスイッチング素子の接続点から直流カット用のコンデンサを介して共振回路を有する負荷回路と、コンデンサ及びダイオードの並列回路とが第1又は第2のスイッチング素子の両端間に接続されて成ることを特徴とし、請求項3の発明と同様の作用を奏する。

【0018】請求項5の発明は、請求項1～4の何れかの発明において、制御回路が、第1及び第2のスイッチング素子のオンオフ周波数を決定するための周期的な信号を出力する第1の発振回路と、再生電流検出手段の検出結果に応じた信号を出力する第1の検出回路と、第1の発振回路の出力信号と第1の検出回路の出力信号に基づいたトリガ信号を出力する第2の検出回路と、第2の検出回路から出力されるトリガ信号に応じて平滑コンデンサの充電電流が流れる第1又は第2のスイッチング素子の何れか一方をオンするための信号を出力する第2の発振回路と、第2の発振回路の出力信号に基づいて第1及び第2のスイッチング素子をオンオフ駆動する駆動回路とを具備することを特徴とし、請求項1～4の発明と同様の作用を奏する。

【0019】請求項6の発明は、請求項1～4の何れかの発明において、制御回路が、第1及び第2のスイッチング素子のオンオフ周波数を決定するための周期的な信号を出力する第3の発振回路と、第3の発振回路から出力される信号に応じて平滑コンデンサの充電電流が流れる第1又は第2のスイッチング素子の何れか一方をオンするための信号を出力する第4の発振回路と、電流検出手段により第1又は第2のスイッチング素子に再生電流が流れていることが検出されている期間に第4の発振回路の出力信号を強制的に無効とする第3の検出回路と、第4の発振回路の出力信号に基づいて第1及び第2のスイッチング素子をオンオフ駆動する駆動回路とを具備することを特徴とし、請求項1～4の発明と同様の作用を奏する。

【0020】

【発明の実施の形態】（実施形態1）本発明の実施形態1の回路構成を図1に示す。但し、本実施形態は、図15に示した従来例1と基本的な構成及び動作が共通するので、共通する構成については同一の符号を付して説明を省略する。

【0021】すなわち、本実施形態は、第1及び第2の

スイッチング素子Q1、Q2のオンオフ制御を行う制御回路10が、降圧チョッパ回路3に再生電流が流れているか否かを検出する再生電流検出手段を具備し、平滑コンデンサC1の充電電流が流れる第2のスイッチング素子Q2に対して、少なくとも再生電流検出手段により再生電流が流れていることが検出されている期間にはオンさせるための信号を供給しないようにした点に特徴がある。

【0022】制御回路10は、第1及び第2のスイッチング素子Q1、Q2のオンオフ周波数を決定するための周期的な信号を出力する第1の発振回路11と、再生電流検出手段の検出結果に応じた信号を出力する第1の検出回路12と、第1の発振回路11の出力信号と第1の検出回路12の出力信号に基づいたトリガ信号を出力する第2の検出回路13と、第2の検出回路13から出力されるトリガ信号に応じて平滑コンデンサC1の充電電流が流れる第2のスイッチング素子Q2をオンするための信号を出力する第2の発振回路14と、第2の発振回路14の出力信号に基づいて第1及び第2のスイッチング素子Q1、Q2をオンオフ駆動する駆動回路15とを具備する。平滑コンデンサC1に直列接続されたチョークコイルL1の2次側に検出用巻線16が設けてあり、この検出用巻線16で再生電流検出手段が構成される。

【0023】第1の発振回路11は図2(a)及び図3(a)に示すような周期的な方形波の信号Vf1を出力するものである。また第1の検出回路12は、検出用巻線16の一端とグラウンドとの間に挿入された分圧抵抗R3、R4と、分圧抵抗R4に逆並列に接続されたダイオードD3と、基準電圧Vrefを発生する基準電源12aと、この基準電圧Vrefと分圧抵抗R4に生じる電圧降下とを比較して、図2(d)及び図3(c)に示すようなHまたはLの2値信号Vs1を出力するコンパレータCP1とを備えている。而して、図2(b)又は図3

(b)に示すように第2のスイッチング素子Q2がオンし且つ平滑コンデンサC1に充電電流が流れている場合には、チョークコイルL1に流れる電流Ichが増大傾向となり、ダイオードD3が導通して分圧抵抗R4の両端電圧（電圧降下）が小さくなるためにコンパレータCP1の出力、つまり第1の検出回路12の出力Vs1はLレベルとなる。一方、第2のスイッチング素子Q2がオフし且つチョークコイルL1の再生電流が流れている場合には、再生電流Ichが減少傾向となり、ダイオードD3が導通せずに分圧抵抗R4の両端電圧が大きくなるためにコンパレータCP1の出力、つまり第1の検出回路12の出力Vs1はHレベルとなる。

【0024】第2の検出回路13は論理和回路（ORゲート）から成り、第1の発振回路11の出力信号Vf1と第1の検出回路12の出力信号Vs1との論理和を演算して、図2(e)及び図3(d)に示すような方形パルスから成るトリガ信号Vs2を出力する。また第2の発振回

路 14 は、図 2 (f) 及び図 3 (e) に示すように第 2 の検出回路 13 から出力されるトリガ信号 V_{s2} の立ち下がりに同期して所定のオン幅を有する方形パルス V_{f2} を出力するものである。

【0025】駆動回路 15 は、図 2 (g) 及び図 3

(f) に示すように第 2 の発振回路 14 の出力パルス信号 V_{f2} の立ち下がりに同期して立ち下がるとともに上記出力パルス信号 V_{f2} の立ち上がりから所定のデッドタイム T_d だけ遅延して立ち上がる方形パルスの駆動信号 V_{i1} を第 2 のスイッチング素子 Q_2 に出力し、上記出力パルス信号 V_{f2} の立ち上がりに同期して立ち下がるとともに上記出力パルス信号 V_{f2} の立ち上がりから所定のデッドタイム T_d だけ遅延して立ち上がる方形パルスの駆動信号 V_{i1} を第 1 のスイッチング素子 Q_1 に出力するものである。而して、各駆動信号 V_{i1} 、 V_{i2} が H レベルのときにそれぞれ第 1 及び第 2 のスイッチング素子 Q_1 、 Q_2 がオンすることとなる。なお、デッドタイム T_d を設けていることで第 1 及び第 2 のスイッチング素子 Q_1 、 Q_2 が同時にオンすることはない。

【0026】次に本実施形態の特徴部分の動作説明を行う。

【0027】まず、電源投入時や電源電圧 V_{in} の瞬時変動が生じていない時（以下、「定常動作時」と呼ぶ）には、図 2 (a) 及び (e) に示すように第 2 の検出回路 13 から出力されるトリガ信号 V_{s2} が第 1 の発振回路 11 の出力信号 V_{f1} にほぼ同期した信号となり、第 2 の発振回路 14 の出力信号 V_{f2} は第 1 の発振回路 11 の出力信号 V_{f1} に同期した一定周期の信号となるから、結局のところ第 1 の検出回路 11 の検出結果に関係なく第 1 及び第 2 のスイッチング素子 Q_1 、 Q_2 が交互にオンオフされて負荷回路 4 には図 2 (c) に示すような高周波電流（共振電流） I_x が流れる。

【0028】一方、電源投入時や電源電圧 V_{in} の瞬時変動が生じている場合には、図 3 (b) に示すように回生電流 I_{ch} の流れる期間が定常動作時よりもかなり長くなり、この状態で第 2 のスイッチング素子 Q_2 がオンすると第 1 及び第 2 のスイッチング素子 Q_1 、 Q_2 に過大な短絡電流が流れてしまうが、図 3 (c) に示すように回生電流 I_{ch} が流れている間は第 1 の検出回路 12 の出力信号 V_{s1} が H レベルとなっているため、図 3 (d) に示すように第 2 の検出回路 13 から出力されるトリガ信号 V_{s2} も H レベルとなる。その結果、回生電流 I_{ch} が流れている間、図 3 (e) に示すように第 2 の発振回路 14 の出力信号 V_{f2} は L レベルに保持されたままとなるので、この間には駆動回路 15 から第 2 のスイッチング素子 Q_2 に与えられる駆動信号 V_{i1} が H レベルとならず、従来例 1 のように第 1 及び第 2 のスイッチング素子 Q_1 、 Q_2 に過大な短絡電流が流れることを防ぐことができる。しかも、第 1 及び第 2 のスイッチング素子 Q_1 、 Q_2 に高耐圧のものを使用する必要がなく、安価な構成

で実現できる。また、従来例 2 のような充電回路が不要であるから、交流電源 AC の電源投入後、即時にインバータ回路 2 の動作を開始させることができるという利点がある。なお、負荷回路 4 の構成は本実施形態に限定する趣旨ではなく、また負荷が放電灯 L_a 以外のものであっても同様の効果を奏することはいうまでもない。

【0029】（実施形態 2）本発明の実施形態 2 の回路構成を図 4 に示す。但し、インバータ回路 2' の構成及び動作以外は実施形態 1 と共通するので、共通する構成には同一の符号を付して説明を省略し、本実施形態の特徴となるインバータ回路 2' についてのみ説明する。

【0030】本実施形態におけるインバータ回路 2' は、実施形態 1 におけるインバータ回路 2 に対して、コンデンサ C_5 とダイオード D_4 の並列回路を第 2 のスイッチング素子 Q_2 のソースと負荷回路 4 との間に挿入した点に特徴があり、降圧チョップ回路 3 と兼用する第 1 及び第 2 のスイッチング素子 Q_1 、 Q_2 には降圧チョップ回路 3 のチョップ電流 I_{ch} とインバータ回路 2' の共振電流 I_x との合成電流が流れる。

【0031】次にインバータ回路 2' の動作説明を行う。なお、降圧チョップ回路 3 の動作は実施形態 1 と共通である。

【0032】第 1 のスイッチング素子 Q_1 のオン時、降圧チョップ回路 3 より第 1 のスイッチング素子 $Q_1 \rightarrow$ カップリングコンデンサ $C_3 \rightarrow$ インダクタ $L_2 \rightarrow$ 放電灯 L_a 及びコンデンサ $C_4 \rightarrow$ コンデンサ C_5 の経路で電流が流れ、その後、コンデンサ C_5 の両端電圧と整流回路 1 の出力電圧の和が降圧チョップ回路 3 の出力電圧と釣り合うと、交流電源 AC から整流回路 1 \rightarrow 第 1 のスイッチング素子 $Q_1 \rightarrow$ カップリングコンデンサ $C_3 \rightarrow$ インダクタ $L_2 \rightarrow$ 放電灯 L_a 及びコンデンサ $C_4 \rightarrow$ 整流回路 1 の経路で入力電流が流れる。

【0033】次に第 1 のスイッチング素子 Q_1 がオフし第 2 のスイッチング素子 Q_2 がオンすると、インダクタ L_2 に蓄積されたエネルギーが放出されてインダクタ $L_2 \rightarrow$ 放電灯 L_a 及びコンデンサ $C_4 \rightarrow$ 整流回路 1 \rightarrow 降圧チョップ回路 3 \rightarrow 第 2 のスイッチング素子 Q_2 の寄生ダイオード \rightarrow カップリングコンデンサ C_3 の経路で回生電流が流れ、その後電流が反転して、カップリングコンデンサ C_3 の充電電荷が放出されてカップリングコンデンサ $C_3 \rightarrow$ 第 2 のスイッチング素子 $Q_2 \rightarrow$ コンデンサ $C_5 \rightarrow$ 放電灯 L_a 及びコンデンサ $C_4 \rightarrow$ インダクタ L_2 の経路で電流が流れる。さらにその後、コンデンサ C_5 の充電電荷が放出されると、カップリングコンデンサ $C_3 \rightarrow$ 第 2 のスイッチング素子 $Q_2 \rightarrow$ ダイオード $D_4 \rightarrow$ 放電灯 L_a 及びコンデンサ $C_4 \rightarrow$ インダクタ L_2 の経路で電流が流れる。

【0034】第 2 のスイッチング素子 Q_2 がオフすると、インダクタ L_2 の蓄積エネルギーが放出され、インダクタ $L_2 \rightarrow$ カップリングコンデンサ $C_3 \rightarrow$ 第 1 のスイッ

10

20

30

40

50

チング素子 Q 1 の寄生ダイオード→降圧チョッパ回路 3 →ダイオード D 4 →放電灯 L a 及びコンデンサ C 4 →インダクタ L 2 の経路で回生電流が流れる。そして、第 1 及び第 2 のスイッチング素子 Q 1, Q 2 を交互にオンオフすることで上記動作が繰り返されて放電灯 L a に高周波電流が供給される。而して、本実施形態におけるインバータ回路 2' においては、交流電源 A C の電源電圧 V in が低い期間においても入力電流を流すことが可能となり、つまりは入力電流歪みを改善することができる。

【0035】而して、上述のようなインバータ回路 2' を備える場合においても、実施形態 1 と同様に、電源投入時や電源電圧 V in の瞬時変動が生じた場合でも第 1 及び第 2 のスイッチング素子 Q 1, Q 2 に過大な短絡電流が流れることを防ぐことができるとともに、第 1 及び第 2 のスイッチング素子 Q 1, Q 2 に高耐圧のものを使用する必要がなく、安価な構成で実現でき、且つ交流電源 A C の電源投入後、即時にインバータ回路 2' の動作を開始させることができる。なお、負荷回路 4 の構成は本実施形態に限定する趣旨ではなく、また負荷が放電灯 L a 以外のものであっても同様の効果を奏することはいうまでもない。

【0036】(実施形態 3) 本発明の実施形態 3 の回路構成を図 5 に示す。但し、制御回路 10' の一部の構成以外は実施形態 1 と共通するので、共通する構成には同一の符号を付して説明を省略する。

【0037】本実施形態における制御回路 10' では、第 1 の発振回路 11 の出力信号 Vf1 をトリガ信号として第 2 の発振回路 14 に与えるとともに、第 2 の発振回路 14 の出力端とグラウンドの間に挿入されて第 1 の検出回路 12 の出力信号 Vs1 によりオンオフされるトランジスタ Q 3 を第 2 の検出回路 13 の代わりに具備している。

【0038】次に図 6 を参照して本実施形態の動作説明を行う。

【0039】まず定常動作時には、回生電流 Ich の流れる期間が短いために第 1 の検出回路 12 の出力信号 Vs1 が H レベルとなってトランジスタ Q 3 がオンとなる期間が第 2 の発振回路 14 の出力 Vf2 が L レベルとなる期間内に収まっており、このため第 1 の検出回路 12 の検出結果に関係なく第 1 及び第 2 のスイッチング素子 Q 1, Q 2 が交互にオンオフされて負荷回路 4 には高周波電流 (共振電流) I x が流れる。

【0040】一方、電源投入時や電源電圧 V in の瞬時変動が生じている場合には、図 6 (b) に示すように回生電流 Ich の流れる期間が定常動作時よりもかなり長くなるが、図 6 (c) に示すように回生電流 Ich が流れている間は第 1 の検出回路 12 の出力信号 Vs1 が H レベルとなってトランジスタ Q 3 がオンするため、第 2 の発振回路 14 の出力端がトランジスタ Q 3 を介してグラウンドに接続されることとなる。その結果、回生電流 Ich が流れている間、図 6 (d) に示すように第 2 の発振回路 14

の出力信号 Vf2 は L レベルに保持されたままとなるので、この間には駆動回路 15 から第 2 のスイッチング素子 Q 2 に与えられる駆動信号 V_{g2} が H レベルとならず、従来例 1 のように第 1 及び第 2 のスイッチング素子 Q 1, Q 2 に過大な短絡電流が流れることを防ぐことができる。しかも、第 1 及び第 2 のスイッチング素子 Q 1, Q 2 に高耐圧のものを使用する必要がなく、安価な構成で実現できる。また、従来例 2 のような充電回路が不要であるから、交流電源 A C の電源投入後、即時にインバータ回路 2 の動作を開始させることができる。

【0041】なお、図 7 に示すように実施形態 2 で説明したインバータ回路 2' を備えている場合であっても同様の効果を奏することが可能である。また、負荷回路 4 の構成は本実施形態に限定する趣旨ではなく、さらに負荷が放電灯 L a 以外のものであっても同様の効果を奏することはいうまでもない。

【0042】(実施形態 4) 本発明の実施形態 4 の回路構成を図 8 に示す。但し、基本的な構成は実施形態 1 と共通するので、共通する構成には同一の符号を付して説明を省略する。

【0043】本実施形態における降圧チョッパ回路 3' は、平滑コンデンサ C 1 とチョークコイル L 1 の直列回路が第 2 のスイッチング素子 Q 2 側に接続されている点が実施形態 1 と異なる。而して、この降圧チョッパ回路 3' では、第 1 のスイッチング素子 Q 1 のオン時に、交流電源 A C →フィルタ回路 5 →整流回路 1 →第 1 のスイッチング素子 Q 1 →第 1 のダイオード D 1 →平滑コンデンサ C 1 →チョークコイル L 1 →整流回路 1 →フィルタ回路 5 →交流電源 A C の経路で電流を供給することにより、平滑コンデンサ C 1 に所定値の充電電圧 (交流電源 A C のピーク値より低い直流電圧) を発生させ、整流回路 1 の出力電圧が平滑コンデンサ C 1 の充電電圧より低下すると、平滑コンデンサ C 1 の充電電圧がインバータ回路 2 の電源となる。そして、電源投入時や瞬時停電等の瞬時変動が生じた時、第 2 のスイッチング素子 Q 2 に回生電流が流れている間に第 1 のスイッチング素子 Q 1 がオンすると第 1 及び第 2 のスイッチング素子 Q 1, Q 2 に瞬間的に過大な短絡電流が流れてしまう点は従来例 1 や実施形態 1 と共通している。

【0044】制御回路 20 は、第 1 及び第 2 のスイッチング素子 Q 1, Q 2 のオンオフ周波数を決定するための周期的な信号を出力する第 1 の発振回路 21 と、第 1 の発振回路 21 の出力信号をトリガ信号として平滑コンデンサ C 1 の充電電流が流れる第 1 のスイッチング素子 Q 1 をオンするための信号を出力する第 2 の発振回路 22 と、第 2 の発振回路 22 の出力信号を反転するインバータ 23 と、インバータ 23 で反転された第 2 の発振回路 22 の出力信号に基づいて第 1 及び第 2 のスイッチング素子 Q 1, Q 2 をオンオフ駆動する駆動回路 24 と、回生電流検出手段の検出結果に応じた信号を出力する検出

回路 25 とを具備する。また、第 2 のスイッチング素子 Q2 のソース・グランド間に、ダイオード D7 が逆並列に接続された回生電流検出手段たる検出抵抗 R3 が挿入してある。

【0045】第 1 の発振回路 21 は実施形態 1 における第 1 の発振回路 11 と同様に周期的な方形波の信号を出力するものであり、第 2 の発振回路 22 は実施形態 1 における第 2 の発振回路 14 と同様に入力信号（トリガ信号）の立ち下がりに同期した所定幅の方形パルス信号を出力するものである。また駆動回路 24 は、第 2 の発振回路 22 の出力パルス信号をインバータ 23 で反転した信号の立ち下がりに同期して立ち下がるとともに上記反転信号の立ち上がりから所定のデッドタイムだけ遅延して立ち上がる方形パルスの駆動信号を第 2 のスイッチング素子 Q2 に出力し、上記反転信号の立ち上がりに同期して立ち下がるとともに上記出力パルス信号の立ち上がりから所定のデッドタイムだけ遅延して立ち上がる方形パルスの駆動信号を第 1 のスイッチング素子 Q1 に出力するものである。而して、各駆動信号が H レベルのときにそれぞれ第 1 及び第 2 のスイッチング素子 Q1、Q2 がオンすることになる。

【0046】検出回路 25 は、第 2 のスイッチング素子 Q2 のソースと検出抵抗 R3 との接続点にアノードが接続されたダイオード D5 と、このダイオード D5 のカソードに一端が接続された抵抗 R4 と、抵抗 R4 の他端にベースが接続されとともにエミッタがグランドに接続されたトランジスタ Q4 と、このトランジスタ Q4 のベース・エミッタ間に並列接続された抵抗 R5 及びコンデンサ C5 と、ベースがトランジスタ Q4 のコレクタに接続されとともにエミッタがグランドに接続されたトランジスタ Q5 と、トランジスタ Q4 のコレクタ及びトランジスタ Q5 のベースを基準電圧 Vref にプルアップする抵抗 R6 とを具備し、トランジスタ Q5 のコレクタがダイオード D6 を介して第 2 の発振回路 22 の出力端に接続されている。ここで、第 2 のスイッチング素子 Q2 に回生電流が流れている間は検出抵抗 R3 の両端電圧がグランドレベルよりも低くなるから、トランジスタ Q4 がオフとなり、これによりトランジスタ Q5 がオンとなり、第 2 の発振回路 22 の出力端がダイオード D6 及びトランジスタ Q5 を介してグランドに接続されることとなる。その結果、第 2 のスイッチング素子 Q2 に回生電流が流れている間は第 2 の発振回路 22 の出力信号が常に L レベルとなり、駆動回路 24 にはインバータ 23 で反転された H レベルの信号が入力されることとなつて、上記期間に第 1 のスイッチング素子 Q1 をオンする駆動信号が H レベルとなることがない。そして、回生電流が流れなくなって第 2 のスイッチング素子 Q2 に流れる電流が反転すると、検出抵抗 R3 の両端電圧がグランドレベルよりも高くなってトランジスタ Q4 がオンし、トランジスタ Q5 がオフするから、第 2 の発振回路 22

の出力信号がインバータ 23 で反転されて駆動回路 24 に与えられることになり、駆動回路 24 からは通常に第 1 及び第 2 のスイッチング素子 Q1、Q2 を交互にオン・オフする H 及び L レベルの駆動信号が出力される。

【0047】而して、回生電流が流れている間は検出回路 25 によって第 2 の発振回路 22 の出力信号が L レベルに固定されたままとなるので、この間には駆動回路 24 から第 1 のスイッチング素子 Q1 に与えられる駆動信号が H レベルとならず、従来例 1 のように第 1 及び第 2 のスイッチング素子 Q1、Q2 に過大な短絡電流が流れることを防ぐことができる。しかも、第 1 及び第 2 のスイッチング素子 Q1、Q2 に高耐圧のものを使用する必要がなく、安価な構成で実現できる。また、従来例 2 のような充電回路が不要であるから、交流電源 AC の電源投入後、即時にインバータ回路 2 の動作を開始させることができるという利点がある。なお、負荷回路 4 の構成は本実施形態に限定する趣旨ではなく、また負荷が放電灯 La 以外のものであっても同様の効果を奏することはいうまでもない。さらに図 9 に示すように実施形態 2 で説明したインバータ回路 2' を備えている場合であっても同様の効果を奏することが可能である。

【0048】（実施形態 5）本発明の実施形態 5 の回路構成を図 10 に示す。但し、制御回路 20' の一部の構成以外は実施形態 4 と共通するので、共通する構成には同一の符号を付して説明を省略する。

【0049】本実施形態における制御回路 20' では、実施形態 4 における検出回路 25 からトランジスタ Q5 を取り除いた構成を有する第 3 の検出回路 26 と、OR ゲートから成り、第 1 の発振回路 11 の出力信号と第 3 の検出回路 26 の出力信号との論理和を演算する第 4 の検出回路 27 と、第 4 の検出回路 27 の出力信号をトリガ信号とする第 2 の発振回路 22 と、インバータ 23 並びに駆動回路 24 とを具備している。

【0050】ここで、第 2 のスイッチング素子 Q2 に回生電流が流れている間は検出抵抗 R3 の両端電圧がグランドレベルよりも低くなってトランジスタ Q4 がオフとなり、一方の入力が常に H レベルとなって第 4 の検出回路 27 の出力が常に H レベルとなる。その結果、第 2 のスイッチング素子 Q2 に回生電流が流れている間は第 2 の発振回路 22 の出力信号が常に L レベルとなり、駆動回路 24 にはインバータ 23 で反転された H レベルの信号が入力されることとなつて、上記期間に第 1 のスイッチング素子 Q1 をオンする駆動信号が H レベルとなることがない。そして、回生電流が流れなくなって第 2 のスイッチング素子 Q2 に流れる電流が反転すると、検出抵抗 R3 の両端電圧がグランドレベルよりも高くなってトランジスタ Q4 がオンするから、第 4 の検出回路 27 の出力が第 1 の発振回路 21 の出力信号に応じて H または L レベルに変化することとなる。その結果、第 2 の発振回路 22 の出力信号がインバータ 23 で反転されて駆動

回路 24 に与えられ、駆動回路 24 から通常に第 1 及び第 2 のスイッチング素子 Q1、Q2 を交互にオンオフする H 及び L レベルの駆動信号が出力される。

【0051】而して、回生電流が流れている間は第 4 の検出回路 27 の出力信号が H レベルに固定されることで第 2 の発振回路 22 の出力信号が L レベルに固定されたままとなるので、この間には駆動回路 24 から第 1 のスイッチング素子 Q1 に与えられる駆動信号が H レベルとならず、従来例 1 のように第 1 及び第 2 のスイッチング素子 Q1、Q2 に過大な短絡電流が流れることを防ぐことができる。しかも、第 1 及び第 2 のスイッチング素子 Q1、Q2 に高耐圧のものを使用する必要がなく、安価な構成で実現できる。また、従来例 2 のような充電回路が不要であるから、交流電源 AC の電源投入後、即時にインバータ回路 2 の動作を開始させることができるという利点がある。なお、負荷回路 4 の構成は本実施形態に限定する趣旨ではなく、また負荷が放電灯 La 以外のものであっても同様の効果を奏することはいうまでもない。さらに図 11 に示すように実施形態 2 で説明したインバータ回路 2' を備えている場合であっても同様の効果を奏することが可能である。

【0052】（実施形態 6）本発明の実施形態 6 の回路構成を図 12 に示す。但し、制御回路 30 の構成以外は実施形態 4 と共通するので、共通する構成には同一の符号を付して説明を省略する。

【0053】本実施形態における制御回路 30 は、第 1 及び第 2 のスイッチング素子 Q1、Q2 のオンオフ周波数を決定するための周期的な信号を出力する第 1 の発振回路 31 と、回生電流検出手段の検出結果に応じた信号を出力する第 1 の検出回路 32 と、第 1 の発振回路 31 の出力信号と第 1 の検出回路 32 の出力信号に基づいたトリガ信号を出力する第 2 の検出回路 33 と、第 2 の検出回路 33 から出力されるトリガ信号に応じて平滑コンデンサ C1 の充電電流が流れる第 1 のスイッチング素子 Q1 をオンするための信号を出力する第 2 の発振回路 34 と、第 2 の発振回路 34 の出力を反転するインバータ 36 と、インバータ 36 で反転された第 2 の発振回路 34 の出力信号に基づいて第 1 及び第 2 のスイッチング素子 Q1、Q2 をオンオフ駆動する駆動回路 35 とを具備する。但し、第 1 及び第 2 の発振回路 31、34、第 2 の検出回路 33、駆動回路 35 の各構成及び動作はそれぞれ実施形態 1 における第 1 及び第 2 の発振回路 11、14、第 2 の検出回路 13、駆動回路 15 の各構成及び動作と共通するので詳しい説明は省略する。

【0054】第 1 の検出回路 32 は、チョークコイル L1 の平滑コンデンサ C1 との接続点とグランドとの間に挿入された回生電流検出手段たる分圧抵抗 R3、R4 と、分圧抵抗 R4 に逆並列に接続されたダイオード D3 と、基準電圧 Vref を発生する基準電源 32a と、この基準電圧 Vref と分圧抵抗 R4 に生じる電圧降下とを比

較して、H または L の 2 値信号を出力するコンパレータ CP1 とを備えている。而して、第 1 のスイッチング素子 Q1 がオンし且つ平滑コンデンサ C1 に充電電流が流れている場合には、チョークコイル L1 に流れる電流 Ich が増大傾向となり、ダイオード D3 が導通せずに分圧抵抗 R4 の両端電圧が大きくなるためにコンパレータ CP1 の出力、つまり第 1 の検出回路 32 の出力は L レベルとなる。一方、第 1 のスイッチング素子 Q1 がオフし且つチョークコイル L1 の回生電流が流れている場合には、回生電流 Ich が減少傾向となり、ダイオード D3 が導通して分圧抵抗 R4 の両端電圧（電圧降下）が小さくなるためにコンパレータ CP1 の出力、つまり第 1 の検出回路 32 の出力は H レベルとなる。

【0055】次に本実施形態の特徴部分の動作説明を行う。

【0056】まず、定常動作時には、第 2 の検出回路 33 から出力されるトリガ信号が第 1 の発振回路 31 の出力信号にほぼ同期した信号となり、第 2 の発振回路 34 の出力信号は第 1 の発振回路 31 の出力信号に同期した一定周期の信号となるから、結局のところ第 1 の検出回路 31 の検出結果に関係なく第 1 及び第 2 のスイッチング素子 Q1、Q2 が交互にオンオフされて負荷回路 4 には高周波電流 Ix が流れる。

【0057】一方、電源投入時や電源電圧 Vin の瞬時変動が生じている場合には、回生電流 Ich の流れる期間が定常動作時よりもかなり長くなり、この状態で第 1 のスイッチング素子 Q1 がオンすると第 1 及び第 2 のスイッチング素子 Q1、Q2 に過大な短絡電流が流れてしまうが、回生電流 Ich が流れている間は第 1 の検出回路 32 の出力信号が H レベルとなっているため、第 2 の検出回路 33 から出力されるトリガ信号も H レベルとなる。その結果、回生電流 Ich が流れている間、第 2 の発振回路 34 の出力信号は L レベルに保持されたままとなるので、この間には駆動回路 35 から第 1 のスイッチング素子 Q1 に与えられる駆動信号が H レベルとならず、従来例 1 のように第 1 及び第 2 のスイッチング素子 Q1、Q2 に過大な短絡電流が流れることを防ぐことができる。しかも、第 1 及び第 2 のスイッチング素子 Q1、Q2 に高耐圧のものを使用する必要がなく、安価な構成で実現できる。また、従来例 2 のような充電回路が不要であるから、交流電源 AC の電源投入後、即時にインバータ回路 2 の動作を開始させることができるという利点がある。なお、負荷回路 4 の構成は本実施形態に限定する趣旨ではなく、また負荷が放電灯 La 以外のものであっても同様の効果を奏することはいうまでもない。

【0058】（実施形態 7）本発明の実施形態 7 の回路構成を図 13 に示す。本実施形態は、図 9 に示した実施形態 4 の変形例において、平滑コンデンサ C1 に直列接続されていたチョークコイル L1 を、負荷回路 4' を構成するリーケージトランス LT の 1 次側のインダクタン

スで代用した点に特徴があり、これ以外の基本的な構成及び動作は上記実施形態 4 の変形例と共通するので詳しく説明は省略する。

【0059】本実施形態における負荷回路 4' は、リーケージトランス L T の 2 次側に放電灯 L a と共振用のコンデンサ C 4 とを並列に接続して成り、このコンデンサ C 4 とリーケージトランス L T の 2 次側のインダクタンスとで共振回路が形成される。リーケージトランス L T の 1 次側の一端が第 1 及び第 2 のスイッチング素子 Q 1, Q 2 の接続点に接続され、他端がカップリングコンデンサ C 3 を介して整流回路 1 の低電位側に接続され且つ降圧チョッパ回路 3" を構成するダイオード D 1 のアノードに接続されている。よって、第 1 のスイッチング素子 Q 1 がオンしているときに交流電源 A C → フィルタ回路 5 → 整流回路 1 → 第 1 のスイッチング素子 Q 1 → リーケージトランス L T → ダイオード D 1 → 平滑コンデンサ C 1 → ダイオード D 4 → 整流回路 1 → フィルタ回路 5 → 交流電源 A C の経路で電流が流れて平滑コンデンサ C 1 が充電される。また、第 1 のスイッチング素子 Q 1 がオフ、第 2 のスイッチング素子 Q 2 がオンの時にリーケージトランス L T → ダイオード D 1 → 平滑コンデンサ C 1 → 第 2 のスイッチング素子 Q 2 の寄生ダイオード（図示せず）→ リーケージトランス L T の経路で回生電流が流れる。なお、このように平滑コンデンサ C 1 の充電電流及び回生電流の流れる経路が異なる以外、インバータ回路 2" 及び降圧チョッパ回路 3" の動作は実施形態 2 及び実施形態 4 と共通するので説明を省略する。

【0060】而して実施形態 4 と同様に、回生電流が流れている間は検出回路 2 5 によって第 2 の発振回路 2 2 の出力信号が L レベルに固定されたままとなるので、この間には駆動回路 2 4 から第 1 のスイッチング素子 Q 1 に与えられる駆動信号が H レベルとならず、従来例 1 のように第 1 及び第 2 のスイッチング素子 Q 1, Q 2 に過大な短絡電流が流れることを防ぐことができる。しかも、第 1 及び第 2 のスイッチング素子 Q 1, Q 2 に高耐圧のものを使用する必要がなく、安価な構成で実現できる。また、従来例 2 のような充電回路が不要であるから、交流電源 A C の電源投入後、即時にインバータ回路 2" の動作を開始させることができるという利点がある。なお、負荷回路 4' の構成は本実施形態に限定する趣旨ではなく、また負荷が放電灯 L a 以外のものであっても同様の効果を奏することはいうまでもない。なお、図 1 4 に示すように実施形態 5 における制御回路 2 0' を用いても同様の効果を奏することが可能である。

【0061】

【発明の効果】請求項 1 の発明は、交流電源を整流する整流回路と、整流回路の出力端間に並列接続される第 1 及び第 2 のスイッチング素子の直列回路を有し、第 1 及び第 2 のスイッチング素子が交互にオンオフされて高周波電圧を出力するインバータ回路と、第 1 又は第 2 のス

イッチング素子と並列的に接続されてインバータ回路から高周波電圧が供給される負荷回路と、交流電源から第 1 又は第 2 のスイッチング素子並びにチョークコイルを介して充電される平滑コンデンサを有し、整流回路の脈流出力電圧を部分平滑してインバータ回路に供給する降圧チョッパ回路と、第 1 及び第 2 のスイッチング素子のオンオフ制御を行う制御回路とを備え、制御回路は、降圧チョッパ回路に回生電流が流れているか否かを検出する回生電流検出手段を具備し、平滑コンデンサの充電電流が流れる第 1 又は第 2 のスイッチング素子の何れか一方に対して、少なくとも回生電流検出手段により回生電流が流れていることが検出されている期間にはオンさせるための信号を供給しないので、瞬時的な停電あるいは降電圧のような交流電源の瞬時変動に起因して平滑コンデンサの電圧が低下したときに、少なくとも降圧チョッパ回路に回生電流が流れている間は充電電流の流れる第 1 又は第 2 のスイッチング素子がオンしないため、第 1 及び第 2 のスイッチング素子に短絡電流が流れることを防止でき、しかも、第 1 及び第 2 のスイッチング素子に高耐圧のものを使用する必要がなく安価な構成で実現できるという効果がある。また、従来例のような充電回路が不要であるから、交流電源の電源投入後、即時にインバータ回路の動作を開始させることができるという効果がある。

【0062】請求項 2 の発明は、インバータ回路が、第 1 及び第 2 のスイッチング素子の接続点から直流カット用のコンデンサを介して共振回路を有する負荷回路と、コンデンサ及びダイオードの並列回路とが第 1 又は第 2 のスイッチング素子の両端間に接続されて成るので、請求項 1 の発明と同様の効果を奏する。

【0063】請求項 3 の発明は、交流電源を整流する整流回路と、整流回路の出力端間に並列接続される第 1 及び第 2 のスイッチング素子の直列回路を有し、第 1 及び第 2 のスイッチング素子が交互にオンオフされて高周波電圧を出力するインバータ回路と、第 1 又は第 2 のスイッチング素子と並列的に接続されてインバータ回路から高周波電圧が供給される負荷回路と、交流電源から第 1 又は第 2 のスイッチング素子並びにチョークコイルを介して充電される平滑コンデンサを有し、整流回路の脈流出力電圧を部分平滑してインバータ回路に供給する降圧チョッパ回路と、第 1 及び第 2 のスイッチング素子のオンオフ制御を行う制御回路とを備え、制御回路は、降圧チョッパ回路の回生電流が流れる第 1 又は第 2 のスイッチング素子の何れか一方に流れる電流を検出する電流検出手段を具備し、平滑コンデンサの充電電流が流れる第 1 又は第 2 のスイッチング素子の何れか一方に対して、少なくとも電流検出手段により第 1 又は第 2 のスイッチング素子に回生電流が流れていることが検出されている期間にはオンさせるための信号を供給しないので、瞬時的な停電あるいは降電圧のような交流電源の瞬時変動に

起因して平滑コンデンサの電圧が低下したときに、少なくとも第1又は第2のスイッチング素子に回生電流が流れている間は充電電流の流れる第1又は第2のスイッチング素子がオンしないため、第1及び第2のスイッチング素子に短絡電流が流れることを防止でき、しかも、第1及び第2のスイッチング素子に高耐圧のものを使用する必要がなく安価な構成で実現できるという効果がある。また、従来例のような充電回路が不要であるから、交流電源の電源投入後、即時にインバータ回路の動作を開始させることができるという効果がある。

【0064】請求項4の発明は、インバータ回路が、第1及び第2のスイッチング素子の接続点から直流カット用のコンデンサを介して共振回路を有する負荷回路と、コンデンサ及びダイオードの並列回路とが第1又は第2のスイッチング素子の両端間に接続されて成るので、請求項3の発明と同様の効果を奏する。

【0065】請求項5の発明は、制御回路が、第1及び第2のスイッチング素子のオンオフ周波数を決定するための周期的な信号を出力する第1の発振回路と、回生電流検出手段の検出結果に応じた信号を出力する第1の検出回路と、第1の発振回路の出力信号と第1の検出回路の出力信号に基づいたトリガ信号を出力する第2の検出回路と、第2の検出回路から出力されるトリガ信号に応じて平滑コンデンサの充電電流が流れる第1又は第2のスイッチング素子の何れか一方をオンするための信号を出力する第2の発振回路と、第2の発振回路の出力信号に基づいて第1及び第2のスイッチング素子をオンオフ駆動する駆動回路とを具備するので、請求項1～4の発明と同様の効果を奏する。

【0066】請求項6の発明は、制御回路が、第1及び第2のスイッチング素子のオンオフ周波数を決定するための周期的な信号を出力する第3の発振回路と、第3の発振回路から出力される信号に応じて平滑コンデンサの充電電流が流れる第1又は第2のスイッチング素子の何れか一方をオンするための信号を出力する第4の発振回路と、電流検出手段により第1又は第2のスイッチング素子に回生電流が流れていることが検出されている期間に第4の発振回路の出力信号を強制的に無効とする第3

の検出回路と、第4の発振回路の出力信号に基づいて第1及び第2のスイッチング素子をオンオフ駆動する駆動回路とを具備するので、請求項1～4の発明と同様の効果を奏する。

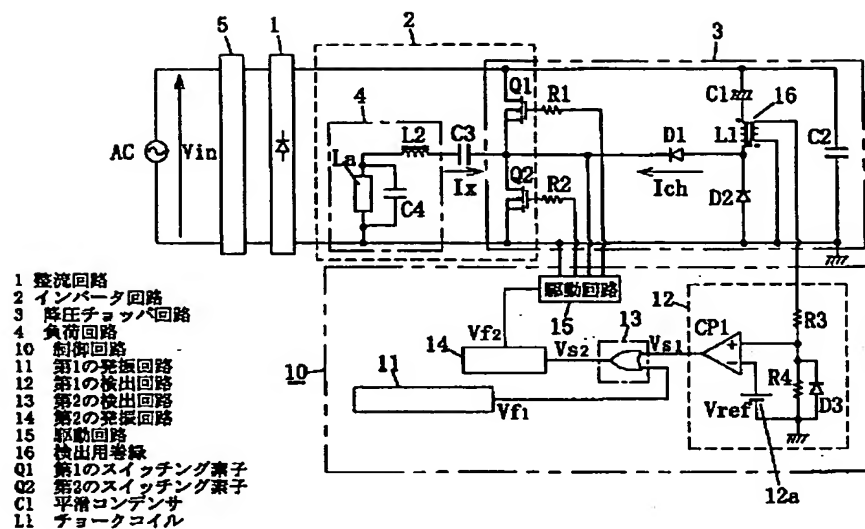
【図面の簡単な説明】

- 【図1】実施形態1の回路構成図である。
- 【図2】同上の動作説明用の波形図である。
- 【図3】同上の動作説明用の波形図である。
- 【図4】実施形態2の回路構成図である。
- 【図5】実施形態3の回路構成図である。
- 【図6】同上の動作説明用の波形図である。
- 【図7】同上の変形例の回路構成図である。
- 【図8】実施形態4の回路構成図である。
- 【図9】同上の変形例の回路構成図である。
- 【図10】実施形態5の回路構成図である。
- 【図11】同上の変形例の回路構成図である。
- 【図12】実施形態6の回路構成図である。
- 【図13】実施形態7の回路構成図である。
- 【図14】同上の変形例の回路構成図である。
- 【図15】従来例1の回路構成図である。
- 【図16】同上の動作説明用の波形図である。
- 【図17】従来例2の回路構成図である。

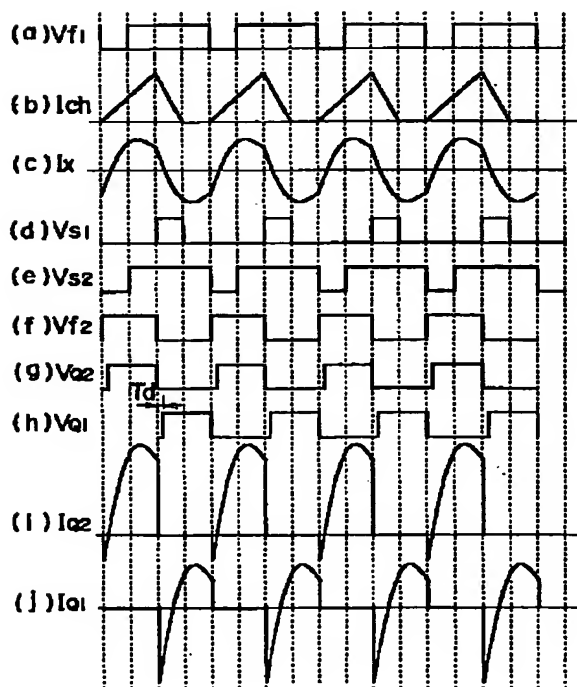
【符号の説明】

- 1 整流回路
- 2 インバータ回路
- 3 降圧チョッパ回路
- 4 負荷回路
- 10 制御回路
- 11 第1の発振回路
- 12 第1の検出回路
- 13 第2の発振回路
- 14 第2の検出回路
- 15 駆動回路
- 16 検出用巻線
- Q1 第1のスイッチング素子
- Q2 第2のスイッチング素子
- C1 平滑コンデンサ
- L1 チョークコイル

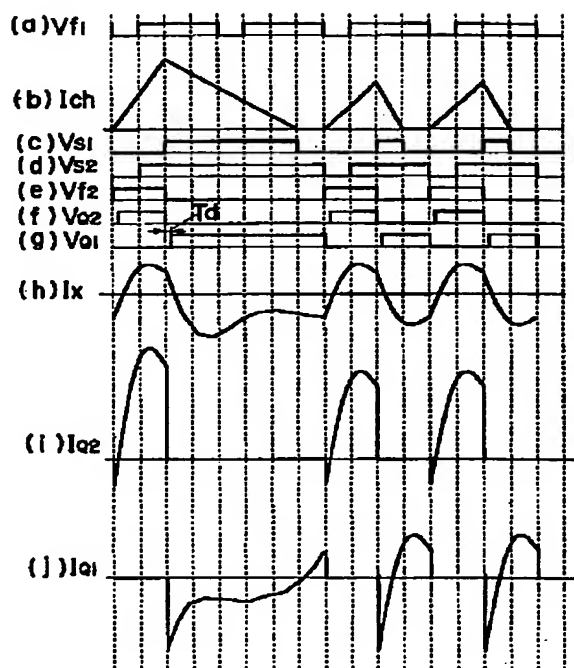
【図1】



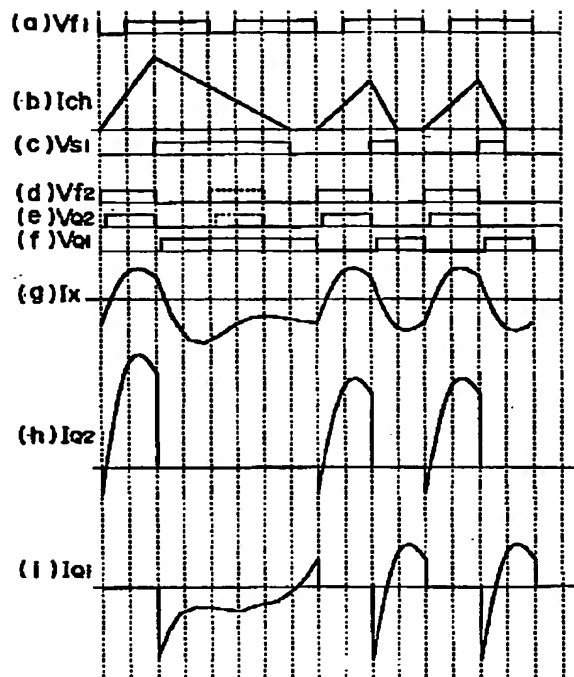
【図2】



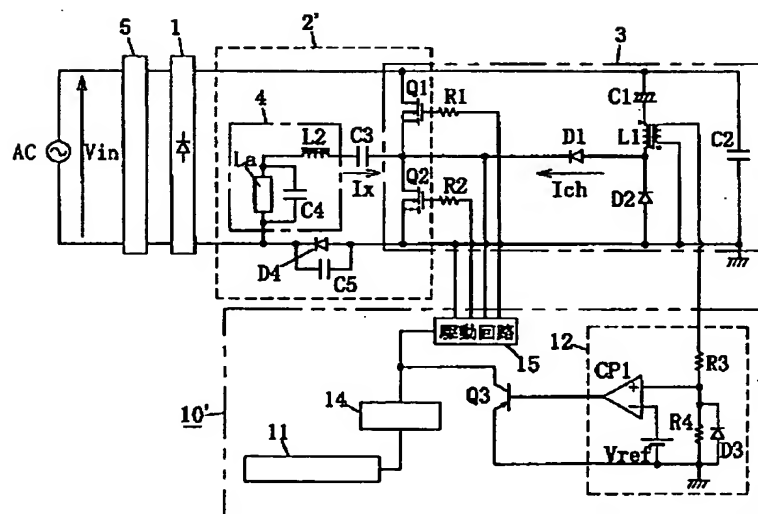
【図3】



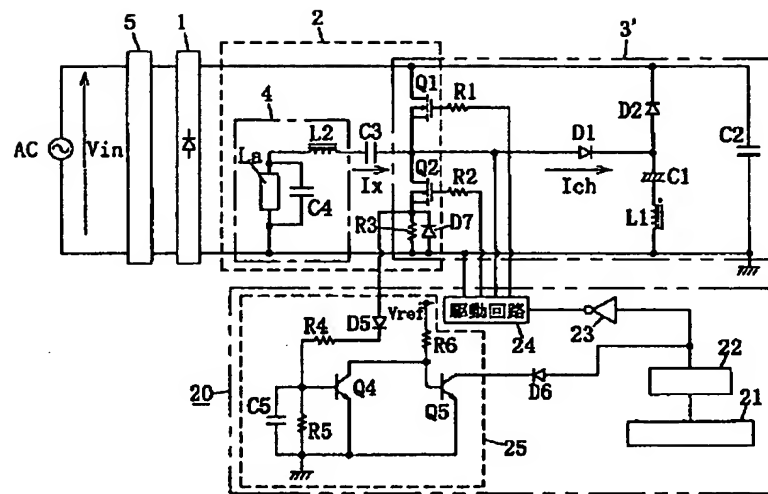
【図6】



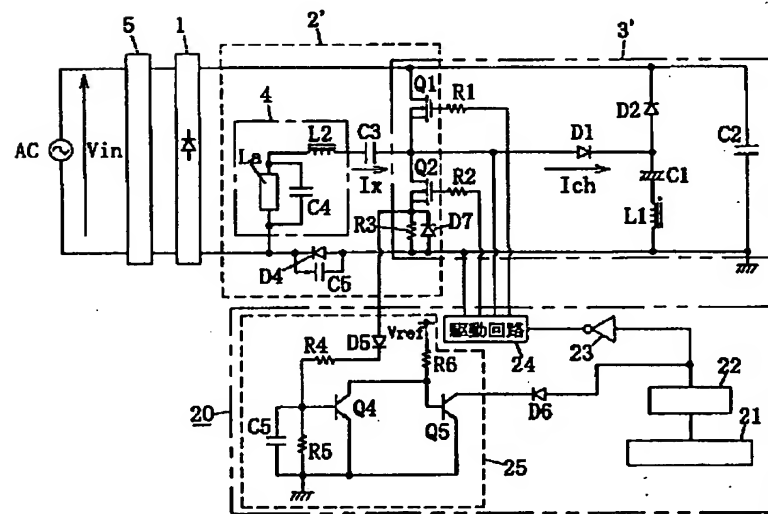
【図7】



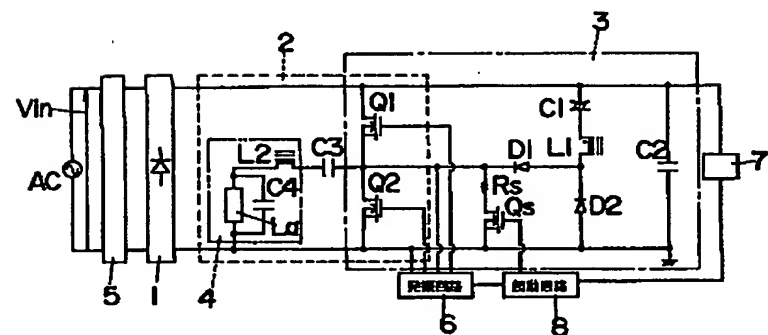
【図8】



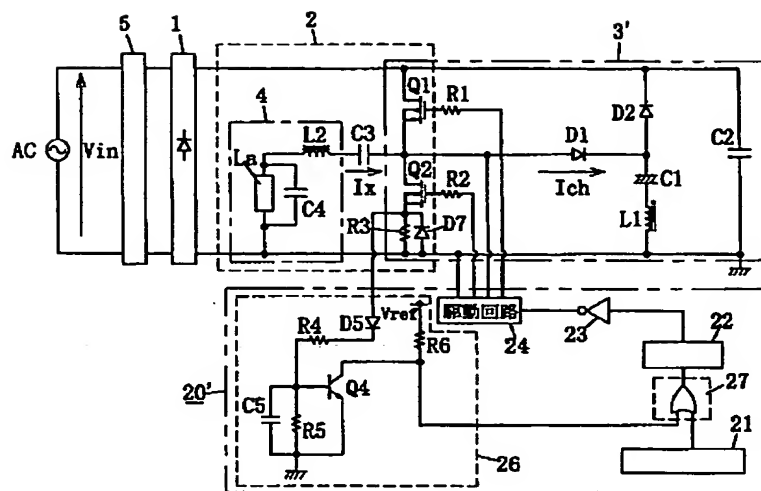
【図9】



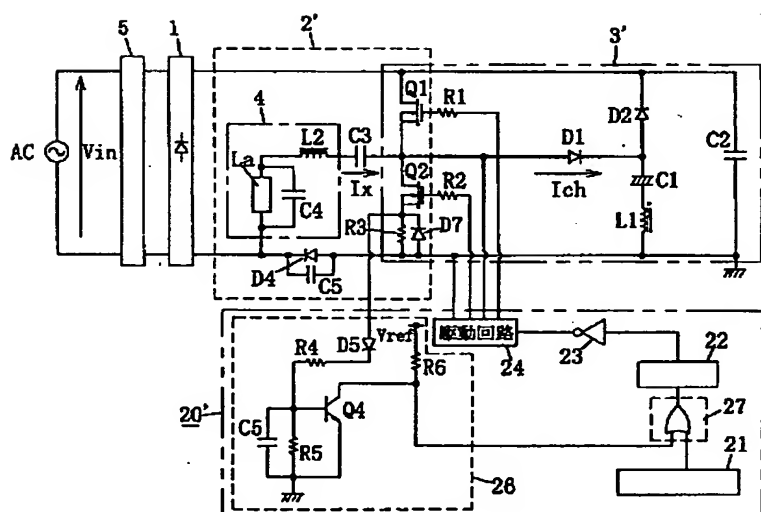
【図17】



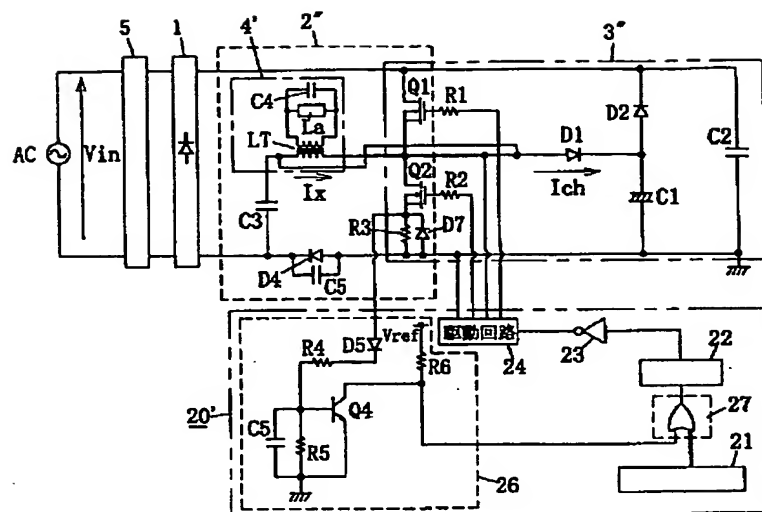
【図10】



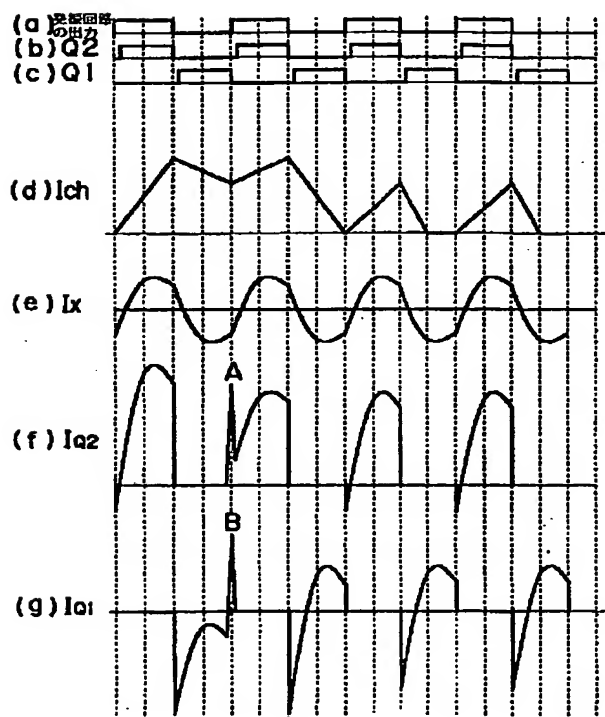
【図11】



【☒ 14】



【图 16】



フロントページの続き

Fターム(参考) 3K072 AA01 BA03 BA05 BB03 BC01
BC03 DD04 EB06 GA02 GB12
GC04 HB03
5H007 AA05 AA06 AA17 BB01 BB03
CA02 CB04 CB17 CB22 CC03
CC07 DA05 DB01 DC02 FA06
FA08 FA13 FA20
5H730 AS05 BB11 BB57 BB66 BB83
BB88 CC01 DD04 DD12 EE08
EE10 FD51 FG07 XX05 XX06
XX15 XX25 XX35

